邏輯設計

一、招生班別:電機工程學系學士學分班

二、課程簡介:

課程簡介	本課程以基礎邏輯設計為主,包含布林代數、邏輯元件、組合邏輯
	電路、順序邏輯電路等主題;其中,順序邏輯部分除基本記憶單元、
	暫存器、計數器外,特別介紹以有限狀態機為基礎之分析與設計。
	藉由所規劃之內容講授外,修課同學可培養 FPGA,VLSI 等進階數
	位電路設計必要之基礎。
教學目標	本課程為微處理機、數位積體電路等之數位邏輯的基礎,主要在討
	論邏輯運算基本觀念、邏輯元件、組合邏輯與順序邏輯等。
教學方法	■演講 ■問答 □團體討論 □分組討論 □個案研討 □示範 □研
	習會 □角色扮演 ■視聽教學 □腦力激盪 □活動教學 □其他-
成績考核	平時成績 10% 筆記 10% 小考 20% 期中測驗 30% 期末測驗 30%
教科書	C.H Roth and L.L. Kinney, Fundamentals of Logic Design, Thomson
	Books/Cole, 7th, 2019.
參考書(講義)	Brock J. LaMeres, Introduction to Logic Circuits & Logic Design with
	Verilog, Springer, 2017.
教師簡介	林炆標/長庚大學電機系教授/國立交通大學光電工程博士

三、收費標準:1.考取本校準新生免費。

2. 非長庚大學準新生每學分每人 2,000 元,3 學分共 6,000 元

四、上課時間:114年06月30日~114年08月27日 每星期一 9:10~12:00、

星期三 9:10~12:00

五、上課地點:長庚大學教室

六、授課大綱:

週次	上課日期	開始/結束 時間	時數	授課大綱	授課教師
1	114/06/30	09:10~12:00	3	Unit 1: Number Systems Conversion; Boolean Algebra; Miniterm and Maxterm Expansions.	林炆標
	114/07/02	09:10~12:00	3		
2	114/07/07	09:10~12:00	3	Unit 2: Karnaugh Maps; Quine-McClusky Method;	林炆標
	114/07/09	09:10~12:00	3		

3	114/07/14	09:10~12:00	3	Unit 3: Multi-Level Gate Circuits NAND and NOR Gates; Combinational Circuit Design.	林炆標
	114/07/16	09:10~12:00	3		
4	114/07/21	09:10~12:00	3	Unit 4: Multiplexers, Decoders and Programmable Logic Devices; Introduction to VHDL. Midterm Exam.	林炆標
	114/07/23	09:10~12:00	3		
5	114/07/28	09:10~12:00	3	Unit 5: Latches and Flip-Flops; Registers and Counters.	林炆標
	114/07/30	09:10~12:00	3		
6	114/08/04	09:10~12:00	3	Unit 6: Analysis of Clocked Sequential Circuits;	林炆標
	114/08/06	09:10~12:00	3		
7	114/08/11	09:10~12:00	3	Unit 7: Derivation of State Graphs and Tables; Reduction of State Tables.	林炆標
	114/08/13	09:10~12:00	3		
8	114/08/18	09:10~12:00	3	Unit 8: Sequential Circuit Design using ROMs, PLAs and CPLDs.	林炆標
	114/08/20	09:10~12:00	3		
9	114/08/25	09:10~12:00	3	Unit 9: Circuits for Arthmetic Operations; Final Exam.	林炆標
	114/08/27	09:10~12:00	3		

[※]以上師資與課程內容時間場地等僅供參考,若有異動以各系所公告為主。