

VLSI 計算機輔助電路設計

一、招生班別：記憶體專業學程碩士學分班

二、課程簡介：

課程簡介	本課程規劃提供學生學習 VLSI 系統設計上電路和系統的需求，從基本的積體電路技術，到複雜的電路系統，同時讓學生了解未來積體電路與系統相關技術的發展和限制，並訓練學生熟悉 VLSI 系統設計發展所需的設計軟體及各種電路與系統設計方法。
教學目標	本課程旨在導引學生建立 VLSI 系統設計所需要的基礎知識以及 IC 設計所需的完整 CAD 軟體教學，提供學生記憶體晶片電路設計之電腦輔助軟體基本專業素養；並透過論文的研讀與心得討論，讓學生學習 IEEE 最新的電路與系統設計技術與方法；利用專題實作練習，讓學生實際進行 VLSI 系統設計。
教學方法	☐ 演講 ☐ 問答 ☐ 團體討論 ☐ 分組討論 ☒ 個案研討 ☐ 示範 ☐ 研習會 ☐ 角色扮演 ☐ 視聽教學 ☐ 腦力激盪 ☐ 活動教學 ☒ 其他 <u>實驗實作、課堂授課</u>
成績考核	分組實驗報告 35%、課堂小考 15%、期中考 25%、期末報告 25%。
教科書	課程講義、投影片、設備操作說明書。
參考書(講義)	無
教師簡介	魏一勤／長庚大學電機系副教授／台灣大學電子博士。 高少谷／長庚大學電機系副教授／台灣大學電子博士。 陳元賀／長庚大學電子系教授／清華大學電機博士。

三、收費標準：每學分每人 5238 元，3 學分，共 15714 元

四、上課時間：114 年 06 月 24 日~114 年 08 月 19 日每星期二 9:10~12:00 及
13:10~16:00

五、上課地點：長庚大學工學院

六、授課大綱：如下

週次	上課日期	開始/結束時間	時數	授課大綱	授課教師
1	114/06/24	09:10-12:00 13:10-16:00	6	Course Introduction Digital VLSI Design	陳元賀 DSP 實驗室
2	114/07/01	09:10-12:00	6	Digital VLSI Design LAB,	陳元賀

		13:10-16:00		Verilog/FPGA LAB	DSP 實驗室
3	114/07/08	09:10-12:00 13:10-16:00	6	Lab- Digital Logic Module Layout Lab- Analog Circuit Module Layout	魏一勤 DSP 實驗室
4	114/07/15	09:10-12:00 13:10-16:00	6	Advanced CAD tools	Sicada 講師 (待聘,高教 深耕) DSP 實驗室
5	114/07/22	09:10-12:00 13:10-16:00	6	Quiz HSPICE LAB-1 Various Logic Families	高少谷 電子電路實 驗室
6	114/07/29	09:10-12:00 13:10-16:00	6	HSPICE LAB-2 Arithmetic Circuits HSPICE LAB-3 Term Project Practice	高少谷 電子電路實 驗室
7	114/08/12	09:10-12:00 13:10-16:00	6	VLSI Design Sub-Project (with extra 6-hr IC design contest practice)	魏一勤 DSP 實驗室
8	114/08/19	09:10-12:00 13:10-16:00	6	Advanced VLSI design LAB with project	魏一勤 DSP 實驗室
9			6	彈性學習	魏一勤

※以上師資與課程內容時間場地等僅供參考，若有異動以各系所公告為主。